

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 57-050427

(43)Date of publication of application : 24.03.1982

(51)Int.Cl.

H01L 21/265

(21)Application number : 55-126068

(71)Applicant : USHIO INC

(22)Date of filing : 12.09.1980

(72)Inventor : ARAI TETSUHARU  
IKEUCHI MITSURU

## (54) ANNEALING DEVICE AND ANNEALING METHOD

### (57)Abstract:

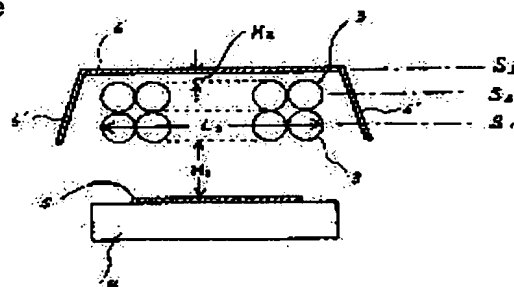
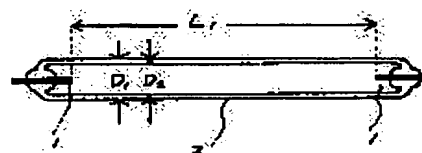
**PURPOSE:** To utilize radiant light from a flash discharge lamp group efficiently, and to elevate the temperature of a semiconductor wafer and anneal the wafer instantaneously by using a plane mirror.

**CONSTITUTION:** The semiconductor wafer 5 is placed on a sample base 4 for the semiconductor wafer, and the flash discharge lamps 3 are each arranged to planes S1, S2 parallel and adjacent to the semiconductor wafer.

The flash discharge lamp 3 has a pair of electrodes 1, and consists of a bulb 2 with L1 are length, a D1 outer diameter and a D2 inner diameter. The plane mirror 6 is disposed in a plane S3 being in parallel with the planes S1, S2 and adjoining to the side reverse to the sample base 4. 6' is a light shielding plate or a reflecting plate mounted as necessary, and H1 indicates an irradiation distance and L2 irradiation width.

When annealing, the flash discharge lamps in the plane S1 are light-emitted simultaneously,

and the flash discharge lamps in the plane S2 are light-emitted at the same time while being delayed more than the S1.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁 (JP)

① 特許出願公開

⑫ 公開特許公報 (A)

昭57—50427

⑪ Int. Cl.<sup>3</sup>  
H 01 L 21/265

識別記号

庁内整理番号  
6851—5 F

⑬ 公開 昭和57年(1982)3月24日

発明の数 4  
審査請求 未請求

(全 5 頁)

⑭ アニールリング装置とアニール方法

① 特 願 昭55—126068

② 出 願 昭55(1980)9月12日

③ 発 明 者 荒井徹治  
姫路市別所町佐土字春日1194番  
地ウシオ電機株式会社播磨工場  
内

④ 発 明 者 池内満

姫路市別所町佐土字春日1194番  
地ウシオ電機株式会社播磨工場  
内

⑤ 出 願 人 ウシオ電機株式会社  
東京都千代田区大手町2丁目6  
番1号朝日東海ビル19階

明 細 書

1. 発明の名称

アニールリング装置とアニール方法

2. 特許請求の範囲

- (1) 半導体ウェハー用試料台と、この試料台に半導体ウェハーが載せられた時その半導体ウェハーに対して平行な、かつ近接した平面内に配置された複数の閃光放電灯と、該平面に平行で、かつ該試料台と反対側に近接した平面内に配置された平面ミラーとを含むことを特徴とするアニールリング装置。
- (2) 半導体ウェハー用試料台と、この試料台に半導体ウェハーが載せられた時その半導体ウェハーに対して平行な、かつ近接した2つ以上の平面内に夫々配置された複数の閃光放電灯と、該2つ以上の平面に平行で、かつ該試料台と反対側に近接した平面内に配置された平面ミラーとを含むことを特徴とするアニールリング装置。
- (3) 半導体ウェハーに対して平行な、かつ近接

した2つ以上の平面内に夫々複数の閃光放電灯を配置し、

更に、該2つ以上の平面に平行で、かつ該試料台と反対側に近接した平面内に平面ミラーを配置し、

該半導体ウェハーを該複数の閃光放電灯で閃光照射してアニールするにあつて、特定の面に含まれる少なくとも1つの閃光放電灯を他の面に含まれる少なくとも1つの閃光放電灯より遅れて閃光発光せしめて、該半導体ウェハーをアニールすることを特徴とするアニール方法。

- (4) 半導体ウェハーに対して平行な、かつ近接した2つ以上の平面内に夫々複数の閃光放電灯を配置し、

更に、該2つ以上の平面に平行で、かつ該試料台と反対側に近接した平面内に平面ミラーを配置し、

該半導体ウェハーを該複数の閃光放電灯で閃光照射してアニールするにあつて、該複

数の閃光放電灯を同時にもしくは時間差をもつて閃光発光せしめて、あらかじめ予備加熱された昇温状態の該半導体ウェハーをアニールすることを特徴とするアニール方法。

### 3. 発明の詳細な説明

本発明は、半導体をアニールするためのアニーリング装置とアニール方法に関する。

現在、半導体業界では二つの面でアニーリングが注目されている。

一つは半導体素子の結晶化と新しい機能を持たせるために例えばSiのウェハーにP（りん）を高エネルギーでイオン注入した時に生ずる結晶損傷の回復のためのアニーリングである。このアニーリングで従来最も一般的な方法は、例えば1000℃の電気炉で乾燥窒素を流しながら30分間加熱するいわゆる電気炉アニール法であるが、この方法は簡単ではあるが、(i)ウェハーに「反り」が生じ、後続の工程で生産歩留りを低下させる欠点、(ii)加熱時間が長いので、ウェハー内部において、注入イオンの分布が変化する欠点、(iii)ウェハー表面が

3

なる操作、運転に高度な技術が要求される。

他の一つは、例えばSiのウェハーとして、適当な基板の上にイオン蒸着法によりSiを蒸着し、このSiの蒸着層を、アニール法でエピタキシャル成長させる場合である。この場合のアニールも、上記と同様、従来は、電気炉もしくはレーザ光であり、上記と同様の欠点が指摘されている。

本発明の目的は、半導体ウェハーをアニールするための新規なアニーリング装置とアニール方法を提供することにある。

その構成上の基本的特徴は、アニーリング装置が、

半導体ウェハー用試料台と、この試料台に半導体ウェハーが載せられた時その半導体ウェハーに対して平行な、かつ近接した平面内に配置された複数の閃光放電灯と、該平面に平行で、かつ該試料台と反対側に近接した平面内に配置された平面ミラーとを含むことにある。

アニール方法としては、

半導体ウェハーに対して平行な、かつ近接した

特開昭57- 50427(2)

汚染され易い欠点、(iv)アニール時間が長い欠点等が指摘され、最近では、上記アニール法に代るものとして、レーザ光で短時間照射するアニール法が研究されている。しかしながら、このレーザ光によるアニール法も、パルス発振レーザを用いた場合は閃くウェハーの表面が焼け、液相エピタキシャル成長によつて結晶回復は達成されるが、注入イオンの拡散速度が液相中で極めて大きく、注入イオンの分布が大巾に変化する欠点、(v)光が単一波長のため結晶領域に干渉パターンが生じ不均一な照射となる欠点、連続発振レーザを用いた場合は(vi)小さなビームスポットでウェハーを走査することになるが、走査線と走査線との間に生ずる線状境界区域に、アニールの不十分な部分が生じやすく、走査線の間隔を小さくすれば時間がかかるうえに、過剰加熱される部分が生じ易く、走査の方法と照射の不均一性に難点を含む欠点、(vii)単一波長のためウェハーの表面で干渉パターンが生じ不均一な照射となる欠点があり、そしてレーザ光アニール共通の欠点として、装置が大型、精密と

4

2つ以上の平面内に夫々複数の閃光放電灯を配置し、

更に、該2つ以上の平面に平行で、かつ該試料台と反対側に近接した平面内に平面ミラーを配置し、

該半導体ウェハーを該複数の閃光放電灯で閃光照射してアニールするにあつて、特定の面に含まれる少なくとも1つの閃光放電灯を他の面に含まれる少なくとも1つの閃光放電灯より遅れて閃光発光せしめて、該半導体ウェハーをアニールすることにある。

以下、図面を参照しながら本発明を説明する。

第1図は本発明に使用する閃光放電灯の一例の説明図であつて、1は一對の電極、Lはアーク長、D<sub>1</sub>、D<sub>2</sub>は夫々バルブ2の外径、内径を示す。

第2図は本発明の一例の説明図であつて、閃光放電灯3の長手方向から見た断面を示し、試料台4に半導体ウェハー5を載せ、この半導体ウェハー5に対して平行な、かつ近接した平面S<sub>1</sub>、S<sub>2</sub>に夫々閃光放電灯3を配置し、更に、該平面S<sub>1</sub>、S<sub>2</sub>

6

5

に平行で、かつ試料台4と反対側に近接した平面 $S_1$ 内に平面ミラー6を配置する。6'は必要に応じて設けられる遮光板もしくは反射板であり、 $H_1$ は照射距離、 $L_2$ は照射巾を示す。

設計した数値例を示すと、外径 $D_1$ が10mm、内径 $D_2$ が8mm、アーク長 $L_1$ が80mmの閃光放電灯3を、2インチ直径の半導体ウエハー5から10mm離間して( $H_1=10$ )8本、平面 $S_1$ 内に密接配置し、照射巾 $L_2$ を80mmとする。更に、同一寸法の閃光放電灯を、前記平面 $S_1$ 内の閃光放電灯に密接するように平面 $S_1$ と平行な平面 $S_2$ 内に8本並べ、この平面 $S_2$ 内の閃光放電灯から約2mm( $H_2=2$ )離れた平行な平面 $S_3$ 内に平面ミラー6を配置する。したがって、半導体ウエハー5と平面 $S_1$ とは15mm、平面 $S_1$ と $S_2$ とは10mm、平面 $S_2$ と $S_3$ とは7mm離間することになり、閃光放電灯群による光照射面の広さは80mm×80mmである。

ここで、閃光放電灯3が配置される平面 $S_1$ 、 $S_2$ に対して、平行かつ近接配置される半導体ウエハーまでの距離 $H_1$ 、及び平面ミラーまでの距離 $H_2$ は、

7

光エネルギーを3000ジュール、パルス巾(半波長)を800μsec.で発光照射せしめると、十分なアニールができる。予備加熱として500°C程度昇温させるだけでは、半導体ウエハーの「反り」も生じないし、アニールもできないかわりにドーパ材の再拡散等も生ぜず、あくまでも、閃光照射によるアニールの補助的加熱であり、大体550°C以下であれば半導体ウエハーに悪影響を与えることなく、閃光照射による半導体ウエハーの瞬間昇温、瞬間アニールの補助的加熱の役目を果す。

更に詳しく説明すると、アニールが十分できたかどうかについてはドーピング効果で調べるものであるが、平面 $S_1$ 内に属する8本の閃光放電灯は同時に発光せしめ、平面 $S_2$ 内に属する8本の閃光放電灯は約800μsec.の時間だけ遅らせて同時に発光させるとドーピング効果が100%である。この時間差発光について説明すると、平面 $S_1$ 内の閃光放電灯が発光している時に平面 $S_2$ 内の閃光放電灯を発光させても、前者の閃光放電灯内に生じているプラズマによる光の吸収作用で、平面 $S_2$ 内の閃光

8

通常の面光源における面光源の中心から垂線方向の照度の強さで大体70%以上の照度が得られるような距離内が、光源面からの光束の有効利用と當り観点から好ましいものである。

ところで、半導体ウエハーを普通のキセノンランプや閃光放電灯でアニールする場合、半導体ウエハーの表面が鏡面加工されているので、かなりの入射光が反射され、したがって、必要以上に多くの光を照射する必要があるが、上記の如く、閃光放電灯群を介して、半導体ウエハー5と平面ミラー6とが平行にかつ近接配置されていると、半導体ウエハー5によつて反射された光が平面ミラー6によつて再反射され、これの繰り返しのによる多重反射効果が生じて、閃光放電灯群からの放射光は極めて効率よく利用できる。

さて、上記アニール装置で、シリコンウエハーにドーパ材として、りんを50Kエレクトロンボルトのエネルギーで $1 \times 10^{15}$ 原子/cm<sup>2</sup>注入したサンプルを、あらかじめ電気炉で500°C程度に予備加熱した昇温状態で、閃光放電灯1本当りの発

8

放電灯の光の利用率が変化し、例えば、時間差等、及び10秒で閃光照射すると、夫々ドーピング率は85%、55%である。平面 $S_1$ もしくは $S_2$ 内の8本の閃光放電灯のみを発光させ、閃光照射するとドーピング効率は約50%である。

閃光照射の強さとドーピング効率との関係については、注入ドーパ材の濃度によつても変化し、上記のように、 $1 \times 10^{15}$ 原子/cm<sup>2</sup>の場合は、かなり強い閃光照射を必要とするため、平面 $S_1$ 、 $S_2$ の2層に閃光放電灯を配置し、しかも前記のプラズマによる光吸収の影響も出来るだけ少ない状態で最大限強力な閃光照射をする必要があるが、ドーパ材濃度が $10^{14}$ のような低いオーダーでは、一層の閃光放電灯でもドーピング効率が60%以上にできる場合もある。

以上のように、閃光放電灯1本当りのエネルギー値や、全体として何本の閃光放電灯にするか、一層とするか二層以上にするか、更に上記発光時間差の大きさは、ドーパ材の種類、量、注入時のエネルギー等を考慮して決めて良い。

10

しかしいづれの場合も、半導体ウェハーの表面が鏡面加工されていることから、平面上に配置された複数の閃光放電灯を挟んで平面ミラーと協同して多重反射効果が十分利用できるよう半導体ウェハーが配置される面、閃光放電灯が配置される面、平面ミラーが配置される面は相互に平行でかつ近接していることが重要である。そして、平面的に配置された複数の閃光放電灯は実質上強力な閃光面光源を形成し、広い面積の半導体ウェハーの全域を均一に瞬時にアニール装置やアニール方法が有する欠点を解消できる。

#### 4. 図面の簡単な説明

第1図は本発明に使用する閃光放電灯の一例の説明図、第2図は本発明の一例の説明図である。

図において、3は閃光放電灯、5は半導体ウェハー、6は平面ミラーを示す。

特許出願人

ウシオ電機株式会社



11

(自発) 手続補正書

昭和55年10月14日

特許庁長官 島田春樹 殿

#### 1. 事件の表示

昭和55年 特許 願第126068号

#### 2. 発明の名称

アニール装置とアニール方法

#### 3. 補正をする者

事件との関係 特許出願人

住所 東京都千代田区大手町2丁目6番1号

朝日東海ビル19階

名称 ウシオ電機株式会社

代表者 木下幹



#### 4. 補正によつて増加する発明の数

なし

#### 5. 補正の対象

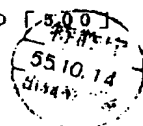
(1) 明細書の発明の詳細な説明の欄

(2) 図面

#### 6. 補正の内容

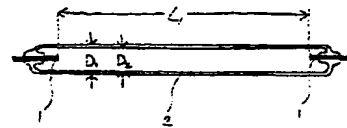
(1) の 1. 明細書第8頁第19行中記載の「500」

1

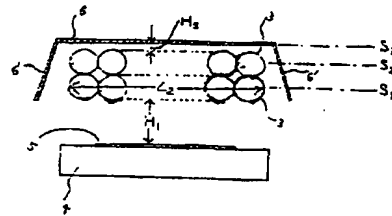


—122—

第1図



第2図



第9頁第3行中記載の「500」、第9頁第7行中記載の「550」とあるのを、「400」と訂正する。

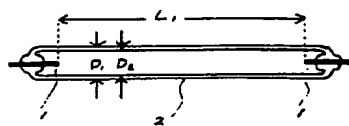
(1) の 2. 明細書第9頁第12行と第16行中記載の「効果」とあるのを、「効率」と訂正する。

(1) の 3. 明細書第10頁第1から3行中記載の「時間差等、及び10秒で閃光照射すると、夫々ドーピング率は85%、55%である。」とあるのを、「時間差等で閃光照射するとドーピング効率は85%である。」と訂正する。

(2) 別紙の通り、浄書した図面を提出します。

2

第 1 図



第 2 図

